

LEE0022-US

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

MING-DOU KER ET AL.

Serial No. New Application

ATTN. APPLICATION BRANCH

Filed: OCTOBER 24, 2003

For: LEVEL SHIFTER WITH BODY-BIASED  
CIRCUIT

**CLAIM TO PRIORITY UNDER 35 U.S.C. § 119**

Sir:

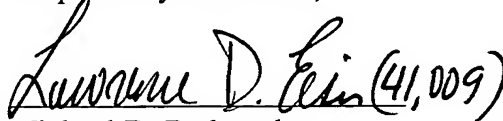
The benefit of the filing date of the following prior application filed in the following foreign country is hereby requested and the right of the priority provided under 35 U.S.C. § 119 is hereby claimed:

Taiwanese Patent Appln. No. 091124958 filed October 25, 2002

In support of this claim, filed herewith is a certified copy of said foreign application and English translation thereof.

Respectfully submitted,

By:

  
Michael D. Bednarek  
Reg. No. 32,329

Date: **October 24, 2003**  
SHAW PITTMAN LLP  
1650 Tysons Boulevard  
McLean, VA 22102  
Tel: (703) 770-7606

## TRANSLATION OF CERTIFIED DOCUMENT

THIS IS TO CERTIFY THAT ANNEXED IS A TRUE COPY FROM THE RECORDS OF THIS OFFICE OF THE APPLICATION AS ORIGINALLY FILED WHICH IS IDENTIFIED HEREUNDER.

APPLICATION DATE: **October 25, 2002**

APPLICATION NUMBER: **91124958**

(TITLE: **LEVEL SHIFTER WITH BODY-BIASED CIRCUIT**)

APPLICANT: Toppoly Optoelectronics Corporation

DIRECTOR GENERAL

蔡練生

ISSUE DATE: Dec. 26, 2002

SERIAL NUMBER: 09111025496

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder：  
申請 日：西元 2002 年 10 月 25 日  
Application Date

申請 案 號：091124958  
Application No.

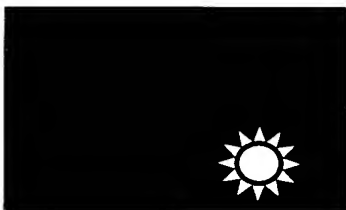
申請 人：統寶光電股份有限公司  
Applicant(s)

局長  
蔡練生  
Director General

發文日期：西元 2002 年 12 月 26 日  
Issue Date

發文字號：  
Serial No.

09111025496



申請日期：91. 10. 25

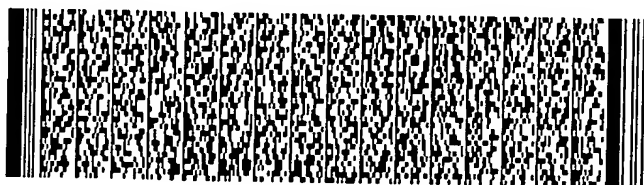
案號：91 124 958

類別：

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	利用基極偏壓之位階轉換器
	英 文	Level Shifter with Body-Biased Circuit
二、 發明人	姓 名 (中文)	1. 柯明道 2. 龔文俠 3. 戴亞翔
	姓 名 (英文)	1. KER, Ming-Dou 2. KUNG, Wen-Hsia 3. TAI, Ya-Hsiang
	國 籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹市東區高峰里寶山路200巷3號4樓之3 2. 桃園縣龍潭鄉富林村建國路195巷50弄7號 3. 新竹市武陵路175巷17號21樓之1
三、 申請人	姓 名 (名稱) (中文)	1. 統寶光電股份有限公司
	姓 名 (名稱) (英文)	1. TOPPOLY OPTOELECTRONICS CORPORATION
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學工業園區苗栗縣竹南鎮科中路十二號
	代表人 姓 名 (中文)	1. 陳瑞聰
	代表人 姓 名 (英文)	1. Jui-Tsung CHEN

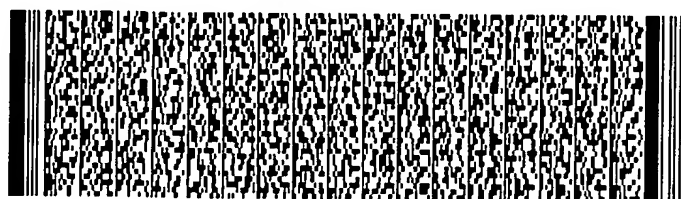


四、中文發明摘要 (發明之名稱：利用基極偏壓之位階轉換器)

一種位階轉換器(level shifter)，係用於薄膜電晶體液晶顯示器(TFT-LCD)，其包含一個基極偏壓電路(body-biased circuit)，用來對輸入端電晶體之基極進行偏壓，藉以調整輸入端電晶體之臨界電壓(threshold voltage)，以達到高速、省電及低電壓輸入之目的。

英文發明摘要 (發明之名稱：Level Shifter with Body-Biased Circuit)

The present invention provides a level shifter, with a body-biased circuit, applicable in the thin film transistor liquid crystal display (TFT-LCD). The body-biased circuit is used to bias the bodies of the input terminal transistors of the level shifter so that the threshold voltages of the input terminal transistors are adjusted. This level shifter operates at a high frequency under low power consumption while inputting a low level signal.



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

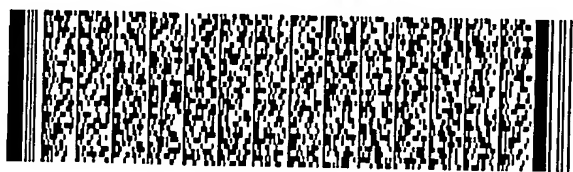
### 發明領域

本發明為一種位階轉換器，係用於薄膜電晶體液晶顯示器。

### 發明背景

薄膜電晶體液晶顯示器需要一種位階轉換器，將一輸入電壓轉換成一較高的輸出電壓，供驅動顯示器各元件。由於使用TFT製程，其電晶體之臨界電壓值大於傳統CMOS製程，因此需要一個偵測電路來偵測薄膜電晶體之臨界電壓，以避免輸入電壓過低導致位階轉換器無法正常工作。

圖一為一習知位階轉換器，如圖所示，位階轉換器之基本架構包含一個轉換電路32、一個第一偵測電路27及一第二偵測電路29。轉換電路32包含一對輸入電晶體(input transistor)：第一電晶體2和第二電晶體4，及一對負載電晶體(load transistor)：第三電晶體6和第四電晶體8。第一偵測電路27包含一第五電晶體10、一第一輸入端18和一第一電流源14。第二偵測電路29包含一第六電晶體12、第二輸入端20和一第二電流源16。第一輸入端18及第二輸入端20之輸入信號為一對互補信號。第五電晶體10和第六電晶體12係用來偵測第一電晶體2及第二電晶體4之臨界電壓，確保第一電晶體2及第二電晶體4均操作於適當的工作區間，以完成位階轉換的任務。



## 五、發明說明 (2)

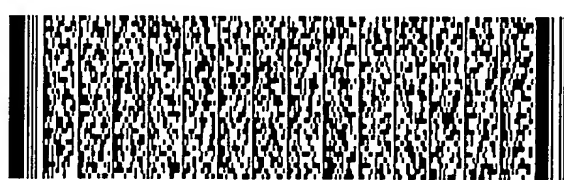
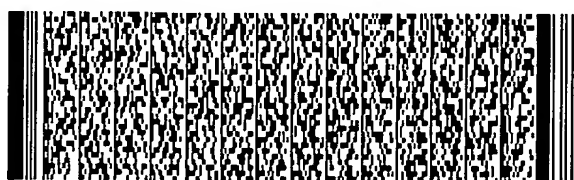
圖二為另一習知位階轉換器，基本架構與圖一者相同，不同處在於第三電晶體6及第四電晶體8之閘極的接線方式。圖三為另一習知位階轉換器，基本架構亦與圖一者相同，不同處在於圖三之習知多了一個第七電晶體13，藉由第七電晶體13，此種位階轉換器便不需第二輸入端20仍可正常的工作。

由於現今電子產品所需處理的資料量增加，各元件間的工作頻率也必須跟著提高，但上述習知例中之第一電晶體2及第二電晶體4隨時皆處於導通狀態，嚴重影響了習知位階轉換器的速度。同時，由於第五電晶體10及第六電晶體12之接線方式，使其功能如同二極體，因此習知位階轉換器有兩個直流路徑由電流源(第一電流源14及第二電流源16)經偵測電晶體(第五電晶體10及第六電晶體12)至接地端，產生不必要的電源消耗。

為了改善習知位階轉換器之缺點，本發明的目的在於提供一種應用於薄膜電晶體液晶顯示器之位階轉換器，其轉換器具有高速、低電壓輸入及減少電源消耗的優點。

### 發明概述

本發明為一種位階轉換器，係用於薄膜電晶體液晶顯示器，其包含一個轉換電路及兩個偏壓電路。轉換電路具有兩個輸入電晶體及兩個負載電晶體，用來將輸入位階轉





### 五、發明說明 (3)

換成輸出位階。偏壓電路具有一輸入端及一輸出端，輸入端連接於轉換電路的輸入端，輸出端連接於輸入電晶體之基極(body)，可依據輸入信號位階之高低來調整輸入電晶體的臨界電壓，使其可工作於高速之環境及低電壓輸入的情況下。同時由於偏壓電路為靜態邏輯電路(static-logic circuit)，亦可減少此位階轉換器之直流損耗。

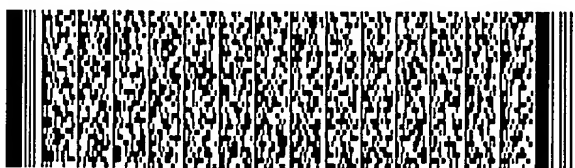
#### 發明詳細說明

本發明為一種位階轉換器，係用於薄膜電晶體液晶顯示器，可將一輸入電壓值轉換成一較高之輸出電壓值，其包含一組偏壓電路，用來對輸入電晶體進行偏壓，藉以調整輸入電晶體之臨界電壓值，使此種位階轉換器能工作於低電壓、高頻的環境，並節省直流損耗。

薄膜電晶體(thin film transistor)之臨界電壓值可由以下公式來表示：

$$V_{th} = V_{th0} + \gamma \left[ \sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f} \right]$$

其中， $\gamma$  與  $\Phi_f$  為半導體製程參數， $V_{SB}$  為源極(source)與基極之電壓差， $V_{th0}$  為  $V_{SB}=0V$  時之臨界電壓值， $V_{th}$  為實際臨界電壓值。從以上公式得知，有兩種方式可降低薄膜電晶體的臨界電壓，一為控制半導體製程參數  $\gamma$  與  $\Phi_f$ ，一為

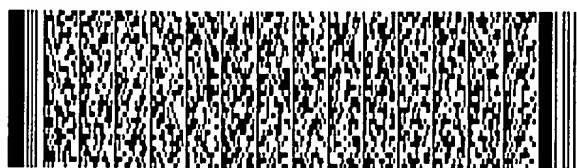


#### 五、發明說明 (4)

控制源極與基極之電壓差 $V_{SB}$ 。然而，要從半導體製程來改善薄膜電晶體之臨界電壓是非常困難的，因此，本發明提供一種偏壓電路，用來控制薄膜電晶體臨界電壓值的大小，使其臨界電壓值可隨著輸入信號的改變而改變。

本發明之位階轉換器包含一轉換電路、一第一偏壓電路及一第二偏壓電路。轉換電路係用來將一輸入電壓位階轉換成一輸出電壓位階，包含兩個輸入電晶體及兩個負載電晶體，輸入電晶體為n通道薄膜電晶體(n-channel TFT)，包含一源極、一汲極(drain)、一閘極(gate)及一基極，負載電晶體為p通道薄膜電晶體(p-channel TFT)，包含一源極、一汲極及一閘極。第一偏壓電路及第二偏壓電路分別用來對兩個輸入電晶體之基極做偏壓，其輸出端連接於輸入電晶體之基極，以調整輸入電晶體之臨界電壓值。

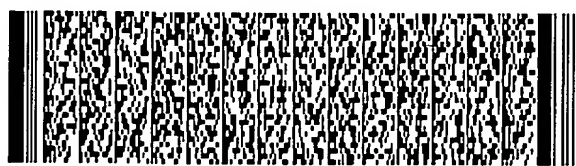
圖四為本發明之第一實施例，如圖所示，轉換電路32包含第一電晶體2、第二電晶體4、第三電晶體6及第四電晶體8，第一偏壓電路之輸入端34連接於第一輸入端18及第一電晶體2之閘極，輸出端36連接於第一電晶體2之基極，第二偏壓電路之輸入端38連接於第二輸入端20及第二電晶體4之閘極，輸出端40連接於第二電晶體4之基極，第一電晶體2及第二電晶體4之源極接地，第一電晶體2之汲極連接於第三電晶體6之汲極，第二電晶體4之汲極連接於



#### 五、發明說明 (5)

第四電晶體8之汲極，第三電晶體6之閘極連接於第三電晶體6之汲極，第四電晶體8之閘極連接於第三電晶體6之閘極，第三電晶體6及第四電晶體8之源極連接於一電源30，第四電晶體8之汲極為第一輸出端22，用來輸出其輸出電壓位階。其中，第一輸入端18與第二輸入端20之輸入信號彼此互補。

當第一輸入端18之信號為高準位(如5V)，即第二輸入端20之信號為低準位(如0V)時，信號通過第一偏壓電路26及第二偏壓電路28，輸出至第一電晶體2及第二電晶體4之基極，使得第一電晶體2之基極電壓提高而第二電晶體4之基極電壓降低。根據上述之公式，第一電晶體2之臨界電壓會下降(例如從3.5V降至2V)，第二電晶體4之臨界電壓會上升(例如從2V升至3.5V)，因此第一電晶體2之閘極電壓高於臨界電壓且第二電晶體4之閘極電壓低於臨界電壓，使得第一電晶體2導通且第二電晶體4關閉，此時轉換電路32的功能有如一個放大器(amplifier)，第一輸出端22之輸出信號將會放大其第一輸入端18之輸入信號(例如輸出信號為12V)。相反的，當第一輸入端18之信號為低準位，即第二輸入端20之信號為高準位時，第一電晶體2之臨界電壓提高且第二電晶體4之臨界電壓降低，使得第一電晶體2關閉且第二電晶體4導通，此時第一輸出端22之電壓被拉至低準位(與第一輸入端18之信號相同)。由上述可知，第一輸出端22之輸出信號與第一輸入端18之輸入信號



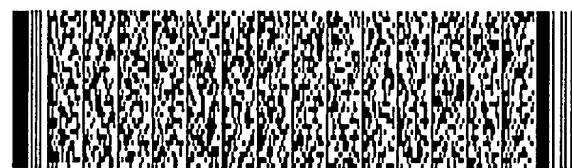
## 五、發明說明 (6)

同相並放大一特定比例。

當第一輸入端18之信號為高準位時，第一電晶體2之基極電壓亦需為高準位，當第一輸入端18之信號為低準位時，第一電晶體2之基極電壓亦需為低準位。因此，第一偏壓電路26可利用一個緩衝器(buffer)或是兩個反相器(inverter)串接來完成。同理可知第二偏壓電路28亦可為一個緩衝器或是兩個反相器串接。但偏壓電路之結構並不僅限於上述兩種，任何可達成同樣功能之靜態邏輯電路均能適用。

圖五為本發明之第二實施例，其結構大致與圖四第一實施例相同，不同處在於第三電晶體6之閘極連接於第四電晶體8之汲極，第四電晶體8之閘極連接於第三電晶體6之汲極，使其電路有第二輸出端24。圖六為本發明之第三實施例，其結構大致與第一實施例相同，唯一不同處在於第二電晶體4之閘極及基極均連接於第二偏壓電路之輸出端40，而第二偏壓電路之輸入端38連接至第一輸入端18，如此接法便不需第二輸入端20，此電路可適用於僅有一種輸入信號之裝置。第二實施例與第三實施例之信號狀態及操作分析與第一實施例無異，故不贅述。

本發明之位階轉換器係利用上述偏壓電路來改變輸入電晶體之臨界電壓，使其臨界電壓可隨著輸入信號高低而



#### 五、發明說明 (7)

有所調整，因此本發明之位階轉換器不受低電壓輸入之限制，同時由於低電壓意味著信號位階切換的速度可以更快，因此亦可工作於高頻的環境下，且因為其偏壓電路為靜態邏輯電路，故無直流損耗，可節省電源。

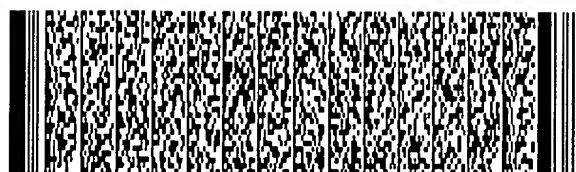


## 圖式簡單說明

- 圖一為一習知例之電路圖；  
圖二為另一習知例之電路圖；  
圖三為另一習知例之電路圖；  
圖四為本發明第一實施例之電路圖；  
圖五為本發明第二實施例之電路圖；  
圖六為本發明第三實施例之電路圖。

## 圖式元件符號說明

- |    |            |    |            |
|----|------------|----|------------|
| 2  | 第一電晶體      | 4  | 第二電晶體      |
| 6  | 第三電晶體      | 8  | 第四電晶體      |
| 10 | 第五電晶體      | 12 | 第六電晶體      |
| 13 | 第七電晶體      | 14 | 第一電流源      |
| 16 | 第二電流源      | 18 | 第一輸入端      |
| 20 | 第二輸入端      | 22 | 第一輸出端      |
| 24 | 第二輸出端      | 26 | 第一偏壓電路     |
| 27 | 第一偵測電路     | 28 | 第二偏壓電路     |
| 29 | 第二偵測電路     | 30 | 電源         |
| 32 | 轉換電路       | 34 | 第一偏壓電路之輸入端 |
| 36 | 第一偏壓電路之輸出端 | 38 | 第二偏壓電路之輸入端 |
| 40 | 第二偏壓電路之輸出端 |    |            |



#### 六、申請專利範圍

1. 一種位階轉換器(level shifter)，係用於薄膜電晶體液晶顯示器(TFT-LCD)，包含：

一轉換電路(shift circuit)，用以將一輸入電壓位階轉換成一輸出電壓位階，包含：

一第一電晶體，包含一源極(source)、一汲極(drain)、一閘極(gate)及一基極(body)；以及

一第二電晶體，包含一源極、一汲極、一閘極及一基極；

一第一偏壓電路(first bias circuit)，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

一第二偏壓電路(second bias circuit)，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

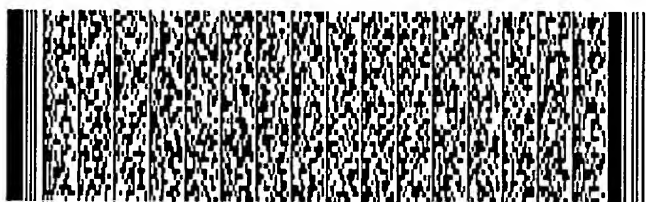
其中，該第一偏壓電路之該輸出端連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該第二電晶體之該基極。

2. 如申請專利範圍第1項所述之位階轉換器，其中該第一電晶體及該第二電晶體為一n通道薄膜電晶體(n-channel TFT)。

3. 如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：

一第一輸入端，用以輸入該輸入電壓位階；

一第二輸入端，用以輸入反相之該輸入電壓位階；



#### 六、申請專利範圍

一 第三電晶體，係為一p通道薄膜電晶體(p-channel TFT)，包含一源極、一汲極及一閘極；以及

一 第四電晶體，係為一p通道薄膜電晶體(p-channel TFT)，包含一源極、一汲極及一閘極；

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

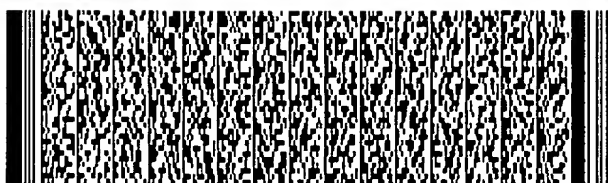
4. 如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：

一 第一輸入端，用以輸入該輸入電壓位階；

一 第二輸入端，用以輸入反相之該輸入電壓位階；

一 第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及

一 第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；





## 六、申請專利範圍

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

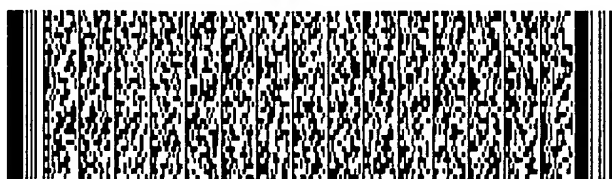
5. 如申請專利範圍第2項所述之位階轉換器，其中該轉換電路包含：

一輸入端，用以輸入該輸入電壓位階；

一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及

一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；

其中，該第一偏壓電路及該第二偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二電晶體之該基



## 六、申請專利範圍

極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

6. 如申請專利範圍第3、4或5項所述之位階轉換器，其中該第一偏壓電路包含一反相器(inverter)。

7. 如申請專利範圍第3、4或5項所述之位階轉換器，其中該第二偏壓電路包含一反相器。

8. 一種位階轉換器，係用於薄膜電晶體液晶顯示器，包含：

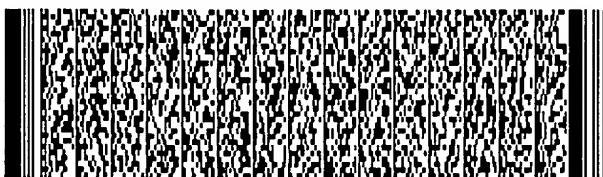
一轉換電路，用以將一輸入電壓位階轉換成一輸出電壓位階，包含：

一第一電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第二電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第三電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；以及

一第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；



#### 六、申請專利範圍

一 第一偏壓電路，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

一 第二偏壓電路，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

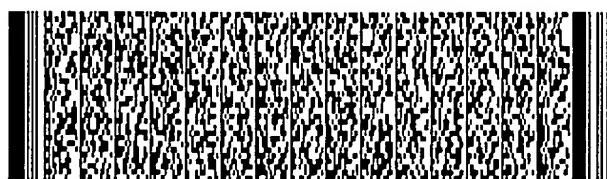
其中，該第一偏壓電路之該輸出端連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該第二電晶體之該基極。

9. 如申請專利範圍第8項所述之位階轉換器，其中該轉換電路包含：

一 第一輸入端，用以輸入該輸入電壓位階；

一 第二輸入端，用以輸入反相之該輸入電壓位階；

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。



六、申請專利範圍

10. 如申請專利範圍第8項所述之位階轉換器，其中該轉換電路包含：

一第一輸入端，用以輸入該輸入電壓位階；

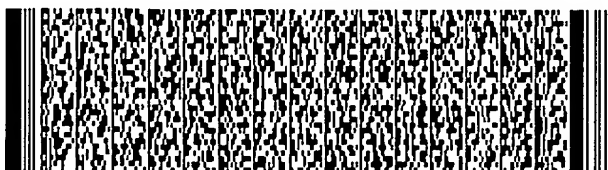
一第二輸入端，用以輸入反相之該輸入電壓位階；

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該第一輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二輸入端，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

11. 如申請專利範圍第8項所述之位階轉換器，其中該轉換電路包含：

一輸入端，用以輸入該輸入電壓位階；

其中，該第一偏壓電路及該第二偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該閘極連接於該輸入端，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該閘極連接於該第二電晶體之該基



#### 六、申請專利範圍

極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

12. 如申請專利範圍第9、10或11項所述之位階轉換器，其中該第一偏壓電路包含一反相器。

13. 如申請專利範圍第9、10或11項所述之位階轉換器，其中該第二偏壓電路包含一反相器。

14. 一種位階轉換器，係用於薄膜電晶體液晶顯示器，包含：

一轉換電路，用以將一輸入電壓位階轉換成一輸出電壓位階，包含：

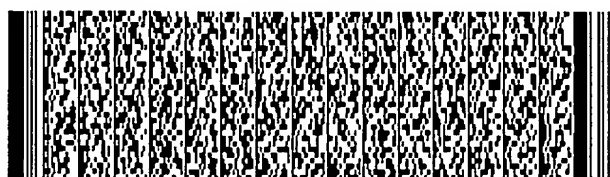
一第一輸入端，用以輸入該輸入電壓位階；

一第二輸入端，用以輸入反相之該輸入電壓位階；

一第一電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第二電晶體，係為一n通道薄膜電晶體，包含一源極、一汲極、一閘極及一基極；

一第三電晶體，係為一p通道薄膜電晶體，包含



六、申請專利範圍

一 源極、一汲極及一閘極；以及

一 第四電晶體，係為一p通道薄膜電晶體，包含一源極、一汲極及一閘極；

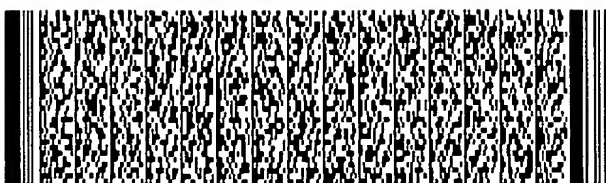
一 第一偏壓電路，用以對該第一電晶體之該基極偏壓，包含一輸入端及一輸出端；以及

一 第二偏壓電路，用以對該第二電晶體之該基極偏壓，包含一輸入端及一輸出端；

其中，該第一偏壓電路之該輸入端連接於該第一電晶體之該閘極，該第二偏壓電路之該輸入端連接於該第二電晶體之該閘極，該第一偏壓電路之該輸出端連接於該第一電晶體之該基極，該第二偏壓電路之該輸出端連接於該第二電晶體之該基極，該第一電晶體之該閘極連接於該第一輸入端，該第二電晶體之該閘極連接於該第二輸入端。

15. 如申請專利範圍第14項所述之位階轉換器，其中該第一電晶體及該第二電晶體之該源極接地，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第三電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該閘極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

16. 如申請專利範圍第14項所述之位階轉換器，其中該第

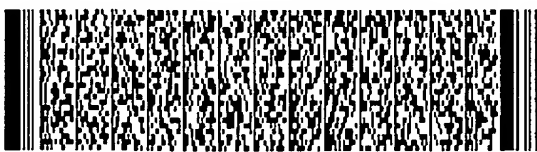


#### 六、申請專利範圍

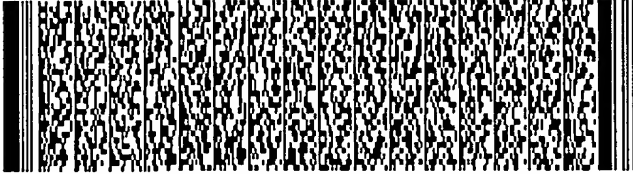
一電晶體及該第二電晶體之該源極接地，該第一電晶體之該汲極連接於該第三電晶體之該汲極，該第二電晶體之該汲極連接於該第四電晶體之該汲極，該第三電晶體之該閘極連接於該第四電晶體之該汲極，該第四電晶體之該閘極連接於該第三電晶體之該汲極，該第三電晶體及該第四電晶體之該源極連接於一電源，該第四電晶體之該汲極輸出該輸出電壓位階。

17. 如申請專利範圍第15或16項所述之位階轉換器，其中該第一偏壓電路包含一反相器。

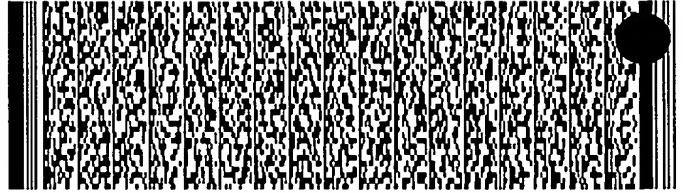
18. 如申請專利範圍第15或16項所述之位階轉換器，其中該第二偏壓電路包含一反相器。



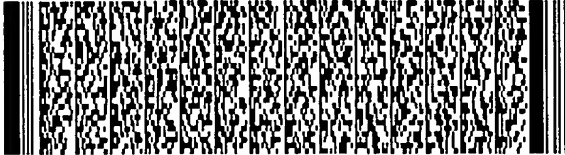
第 1/20 頁



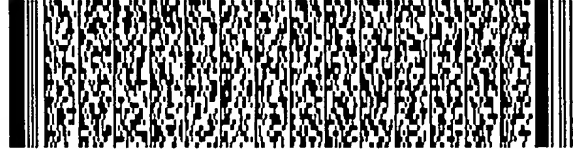
第 2/20 頁



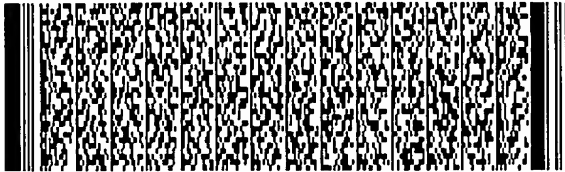
第 4/20 頁



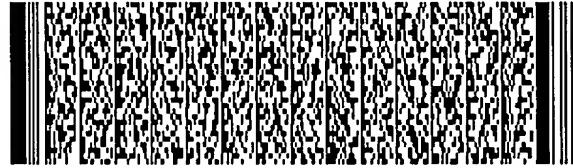
第 4/20 頁



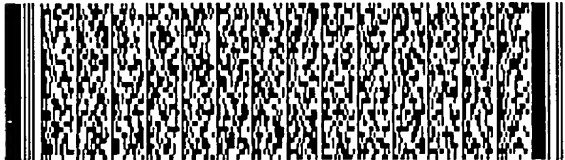
第 5/20 頁



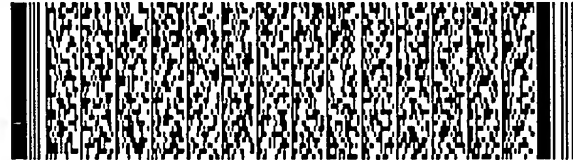
第 5/20 頁



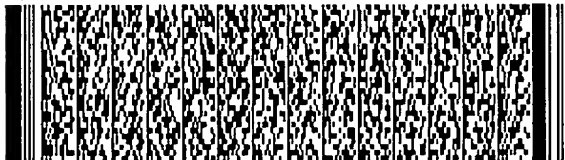
第 6/20 頁



第 6/20 頁



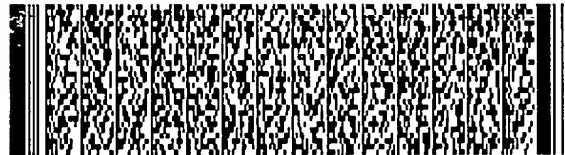
第 7/20 頁



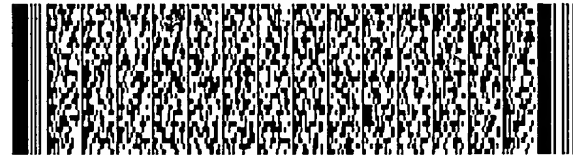
第 7/20 頁



第 8/20 頁



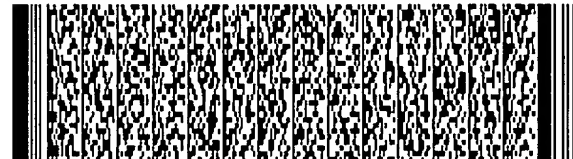
第 8/20 頁



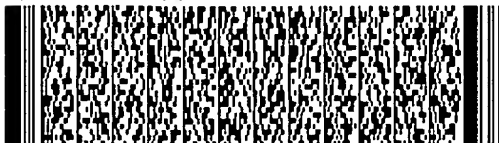
第 9/20 頁



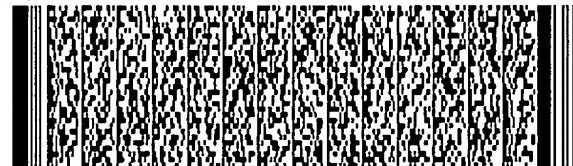
第 9/20 頁



第 10/20 頁

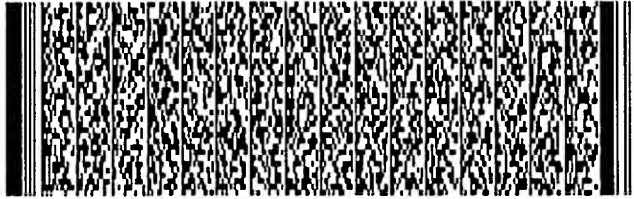


第 11/20 頁

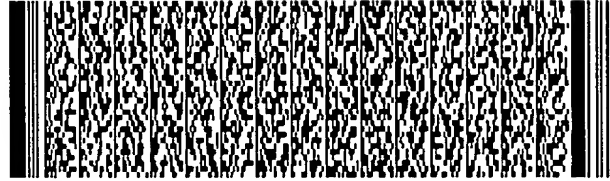




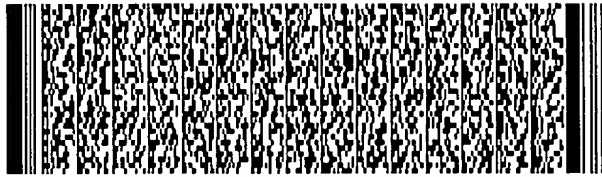
第 12/20 頁



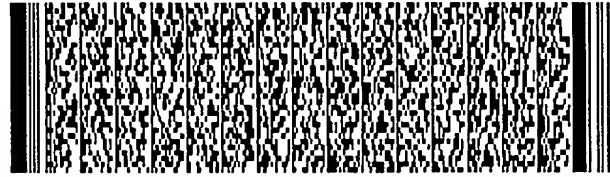
第 13/20 頁



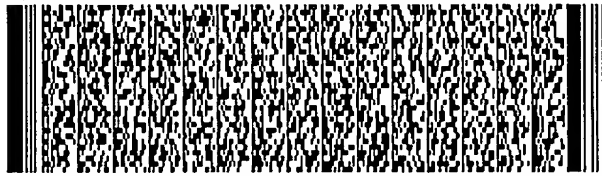
第 14/20 頁



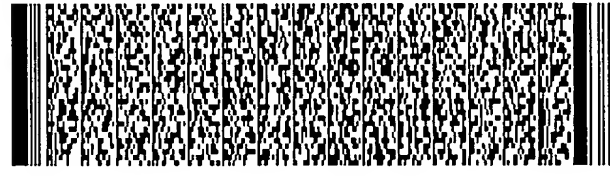
第 15/20 頁



第 16/20 頁



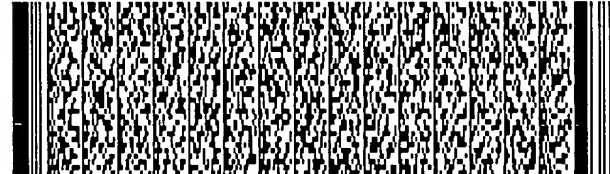
第 17/20 頁



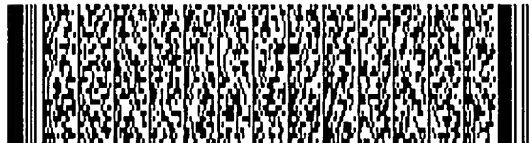
第 18/20 頁



第 19/20 頁



第 20/20 頁



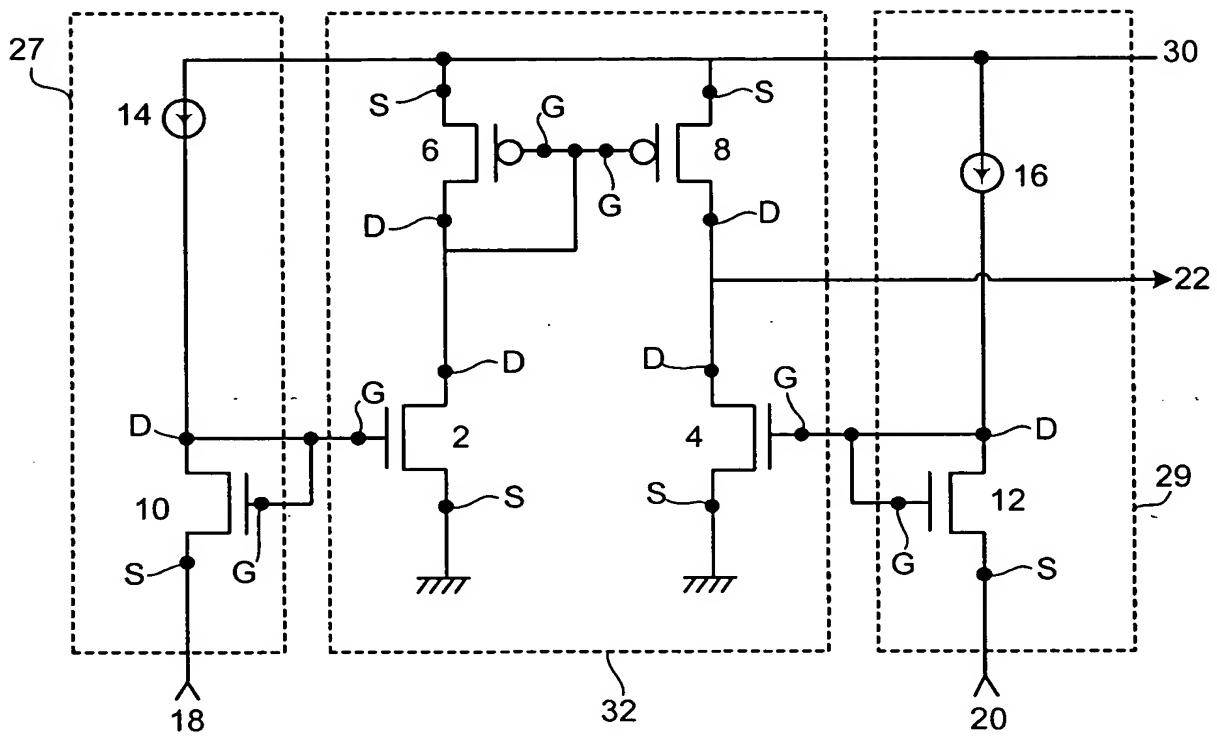


圖 一(習知)

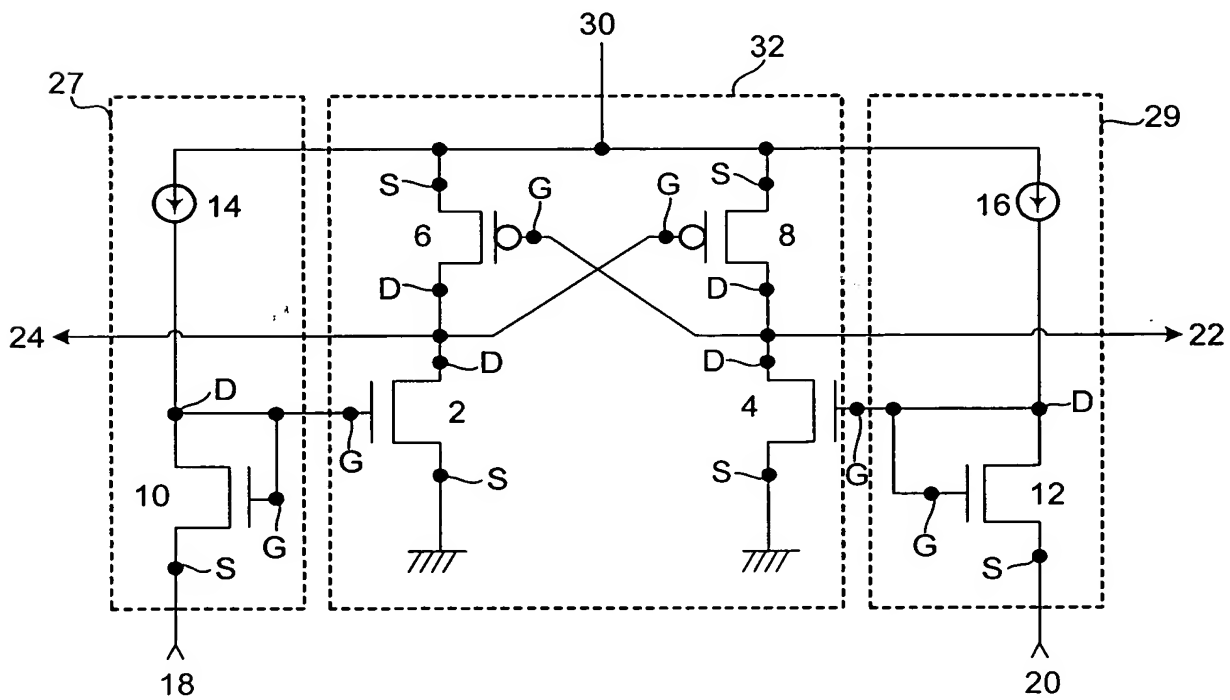


圖 二(習知)

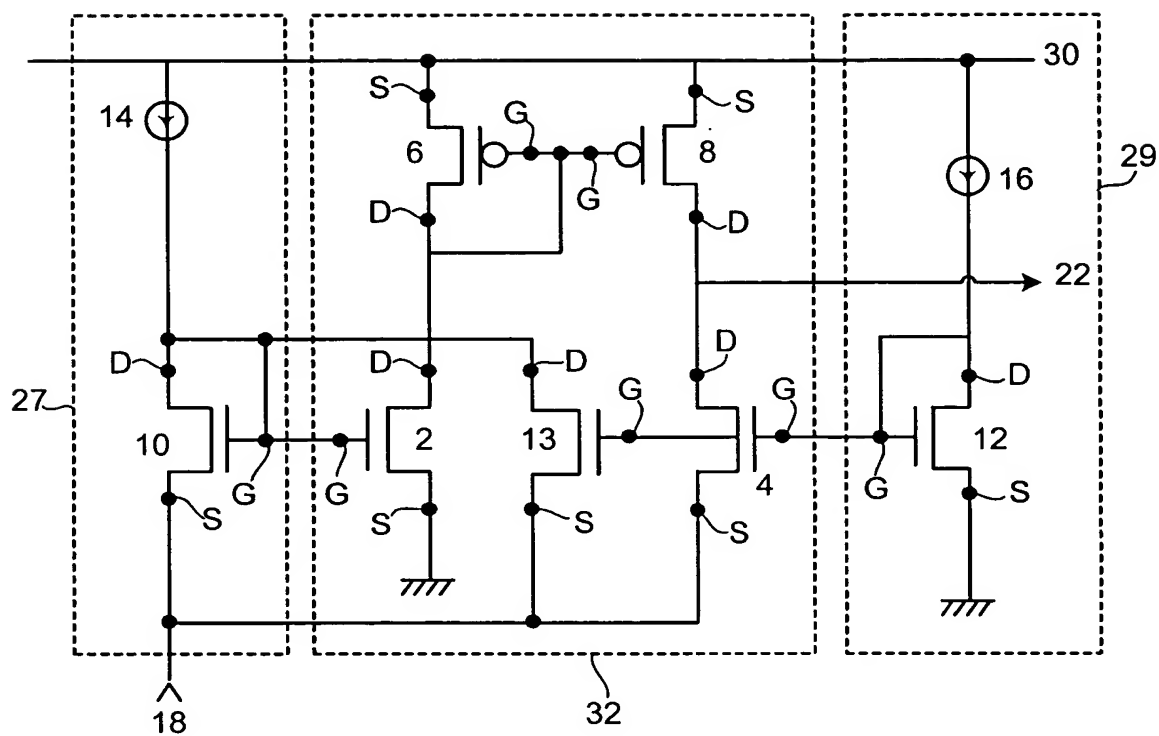


圖 三(習知)

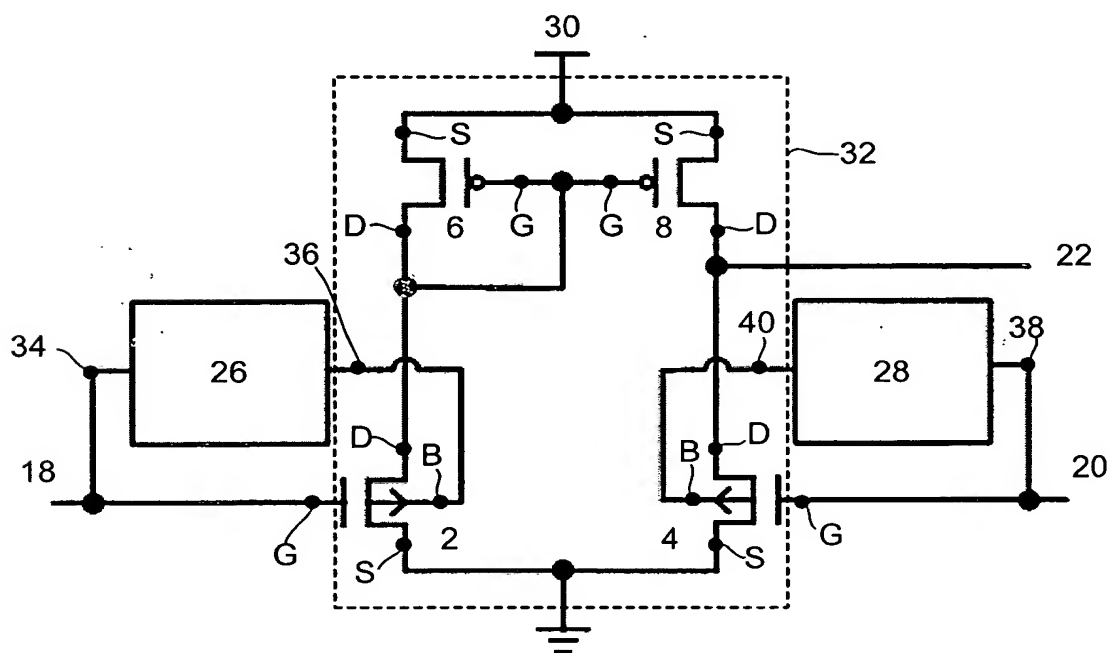


圖 四

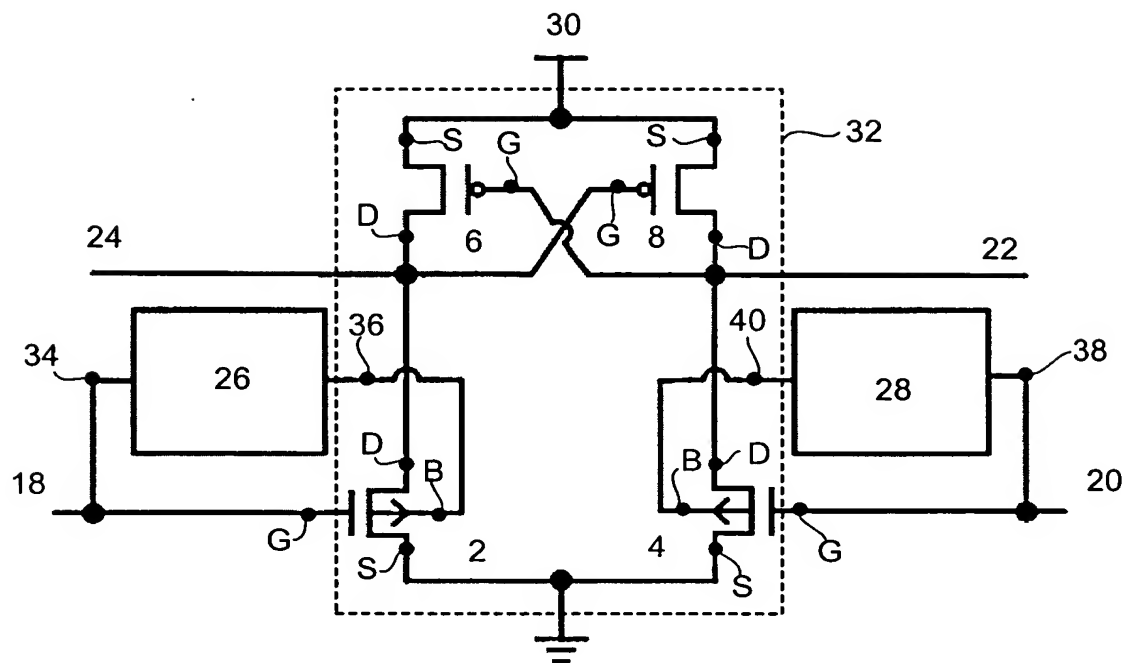


圖 五

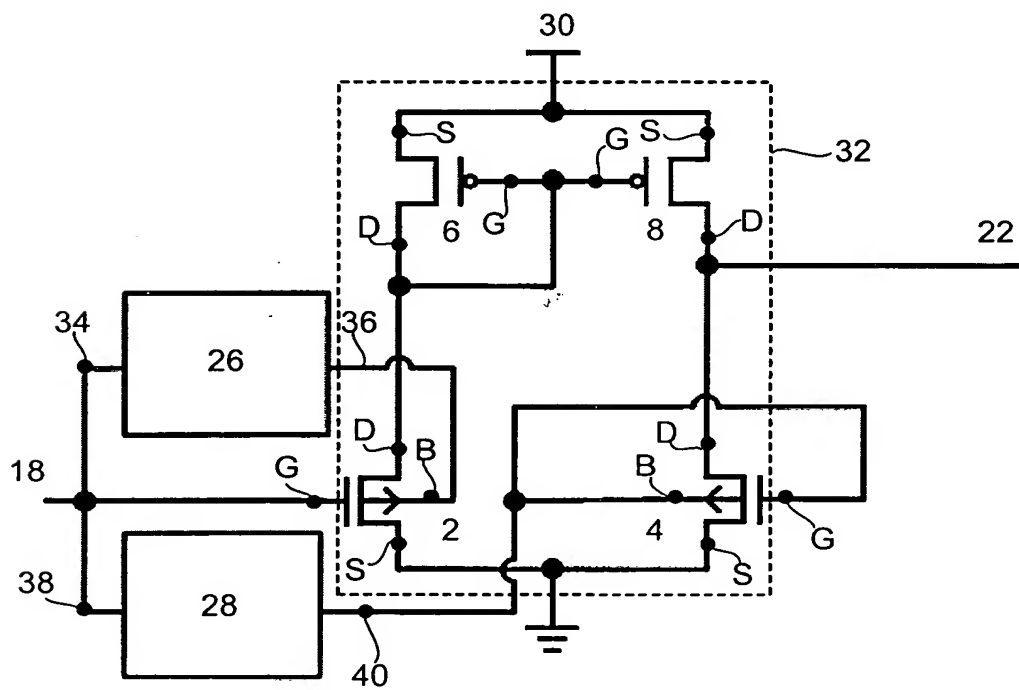


圖 六